



**Lyontek Inc.**

**LY62L51416B**

Rev. J1.0

**8M BITS 低消費電力 SRAM (1Mx8 / 512Kx16 切替可能)**

---

改訂記録

<u>改訂番号</u>	<u>改訂内容</u>	<u>発行年月日</u>
Rev. J1.0	初版	2020年11月5日

**REVISION HISTORY**

<u>Revision</u>	<u>Description</u>	<u>Issue Date</u>
Rev. 1.0	Initial Issue	Nov.05.2020

### 特長

- アクセス時間 : 45/55ns (max.)
- 低消費電力:  
動作電流 : 12/10mA (typ.)  
スタンバイ電流 : 2.5 $\mu$ A (typ.) SL-グレイド
- 単一電源動作 : 2.7V~3.6V
- 入出力TTLコンパチブル
- 完全スタティック動作
- トライ・ステート出力
- データ・バイト制御:  
(i) BYTE#は「H」  
#LBはDQ0 ~ DQ7制御  
#UBはDQ8 ~ DQ15制御  
(ii) BYTE#は「L」  
DQ15はアドレス入力として使用。  
DQ8 ~ DQ 14は使用しない。
- データ保持最低電源電圧 : 1.5V (min.)
- グリーン・パッケージ対応
- パッケージ : 48ピン 12mm x 20mm TSOP I

### 概要

LY62L51416Bシリーズは8,388,508ビットで524,288 x 16ビットと1,048,576 x 8ビットの切り替え可能な低消費電力CMOSスタティックRAMです。

高性能と高信頼性CMOS技術を採用し全動作温度範囲において安定したスタンバイ電流特性を持っています。

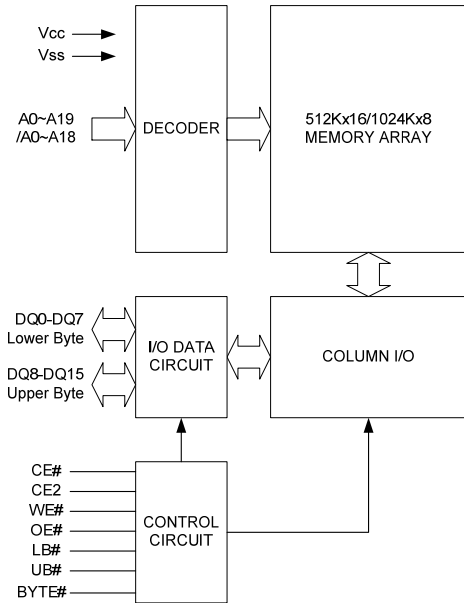
LY62L51416Bシリーズは低消費電力の商品に適しています。特に電源切断時に二次電源でバックアップしデータを保持する必要のあるシステムに最適です。

LY62L51416Bシリーズは単一の2.7V ~ 3.6Vの電源で動作し全ての入出力はTTLコンパチです。

### 製品ラインナップ

Product Family	Operating Temperature	V <sub>CC</sub> Range	Speed	Power Dissipation	
				Standby(I <sub>SB1</sub> , TYP.)	Operating(I <sub>CC</sub> , TYP.)
LY62L51416B	0 ~ 70°C	2.7 ~ 3.6V	45/55ns	2.5 $\mu$ A(SL)	12mA/10mA
LY62L51416B(I)	-40 ~ 85°C	2.7 ~ 3.6V	45/55ns	2.5 $\mu$ A(SL)	12mA/10mA

## 機能ブロックダイアグラム



## ピン名称

SYMBOL	DESCRIPTION
A0 - A18	Address Inputs(word mode)
A-1 - A18	Address Inputs(byte mode)
DQ0 - DQ15	Data Inputs/Outputs
CE#, CE2	Chip Enable Input
WE#	Write Enable Input
OE#	Output Enable Input
LB#	Lower Byte Control
UB#	Upper Byte Control
BYTE#	Byte Enable
Vcc	Power Supply
Vss	Ground
NC	No Connection

## ピン配置



TSOP I

### 備考：

1. 12K x 16 SRAMとして使う場合はBYTE#ピンはVccへ接続する事、!M x 8 SRAMとして使う場合にはBYTE#ピンはVssへ接続する事。

1M x 8の場合にはピン45はA-1, UB#とLB#の両方じゃVssへ接続する事,DQ8~DQ14は開放とする。



### 絶対最大定格

PARAMETER	SYMBOL	RATING	UNIT
Voltage on V <sub>CC</sub> relative to V <sub>SS</sub>	V <sub>T1</sub>	-0.5 to 4.6	V
Voltage on any other pin relative to V <sub>SS</sub>	V <sub>T2</sub>	-0.5 to V <sub>CC</sub> +0.5	V
Operating Temperature	T <sub>A</sub>	0 to 70(C grade)	°C
		-40 to 85(I grade)	
Storage Temperature	T <sub>STG</sub>	-65 to 150	°C
Power Dissipation	P <sub>D</sub>	1	W
DC Output Current	I <sub>OUT</sub>	50	mA

\*「絶対最大定格」に記載されている以上のストレスは、デバイスに恒久的な損傷を与える可能性があります。これはストレス量のみでありデバイスの機能的な動作や、この仕様の動作セクションに示されている条件を超えるその他の条件を意味するものではありません。長期にわたり絶対最大定格条件に曝すとデバイスの信頼性に影響を与える可能性があります。

### 真理値表（動作表）

MODE	CE#	CE2	BYTE#	OE#	WE#	LB#	UB#	I/O OPERATION			SUPPLY CURRENT
								DQ0-DQ7	DQ8-DQ14	DQ15	
Standby	H	X	X	X	X	X	X	High-Z	High-Z	High-Z	I <sub>SB</sub> , I <sub>SB1</sub>
	X	L	X	X	X	X	X	High-Z	High-Z	High-Z	
	X	X	H	X	X	H	H	High-Z	High-Z	High-Z	
Output Disable	L	H	H	H	H	L	X	High-Z	High-Z	High-Z	I <sub>CC</sub> , I <sub>CC1</sub>
	L	H	H	H	H	X	L	High-Z	High-Z	High-Z	
	L	H	L	H	H	L	L	High-Z	High-Z	A-1	
Read	L	H	H	L	H	L	H	D <sub>OUT</sub>	High-Z	High-Z	I <sub>CC</sub> , I <sub>CC1</sub>
	L	H	H	L	H	H	L	High-Z	D <sub>OUT</sub>	D <sub>OUT</sub>	
	L	H	H	L	H	L	L	D <sub>OUT</sub>	D <sub>OUT</sub>	D <sub>OUT</sub>	
Write	L	H	H	X	L	L	H	D <sub>IN</sub>	High-Z	High-Z	I <sub>CC</sub> , I <sub>CC1</sub>
	L	H	H	X	L	H	L	High-Z	D <sub>IN</sub>	D <sub>IN</sub>	
	L	H	H	X	L	L	L	D <sub>IN</sub>	D <sub>IN</sub>	D <sub>IN</sub>	
Byte# Read	L	H	L	L	H	L	L	D <sub>OUT</sub>	High-Z	A-1	I <sub>CC</sub> , I <sub>CC1</sub>
Byte # Write	L	H	L	X	L	L	L	D <sub>IN</sub>	High-Z	A-1	I <sub>CC</sub> , I <sub>CC1</sub>

#### 注意事項

- 「H」はハイレベル入力、「L」はローレベル入力。「X」は「H」又は「L」レベルのどちらでも良い。
- 512K x 16として使う場合はBYTE#は「H」。1M x 8として使う場合にはBYTE#は「L」、ピン45をA-1として使いUB#とLB#は「L」でDQ8 ~ DQ14は使用しない。



### DC 電気的特性

PARAMETER	SYMBOL	TEST CONDITION	MIN.	TYP. <sup>*4</sup>	MAX.	UNIT		
Supply Voltage	V <sub>CC</sub>		2.7	3.0	3.6	V		
Input High Voltage	V <sub>IH</sub> <sup>*1</sup>		2.2	-	V <sub>CC</sub> +0.3	V		
Input Low Voltage	V <sub>IL</sub> <sup>*2</sup>		- 0.2	-	0.6	V		
Input Leakage Current	I <sub>LI</sub>	V <sub>CC</sub> ≥ V <sub>IN</sub> ≥ V <sub>SS</sub>	- 1	-	1	μA		
Output Leakage Current	I <sub>LO</sub>	V <sub>CC</sub> ≥ V <sub>OUT</sub> ≥ V <sub>SS</sub> Output Disabled	- 1	-	1	μA		
Output High Voltage	V <sub>OH</sub>	I <sub>OH</sub> = -1mA	2.2	2.7	-	V		
Output Low Voltage	V <sub>OL</sub>	I <sub>OL</sub> = 2mA	-	-	0.4	V		
Average Operating Power supply Current	I <sub>CC</sub>	Cycle time = Min. CE# ≤ 0.2V and CE2 ≥ V <sub>CC</sub> -0.2V I <sub>I/O</sub> = 0mA Others at 0.2V or V <sub>CC</sub> -0.2V	- 45	-	12	20	mA	
			- 55	-	10	18	mA	
	I <sub>CC1</sub>	Cycle time = 1μs CE# ≤ 0.2V and CE2 ≥ V <sub>CC</sub> -0.2V I <sub>I/O</sub> = 0mA Other pins at 0.2V or V <sub>CC</sub> -0.2V	-	3	5	mA		
Standby Power Supply Current	I <sub>SB1</sub>	CE# ≥ V <sub>CC</sub> -0.2V or CE2 ≤ 0.2V Other pins at 0.2V or V <sub>CC</sub> -0.2V	SL <sup>*5</sup>	25°C	-	2.5	5	μA
			SLI <sup>*5</sup>	40°C	-	2.5	5	μA
			SL		-	2.5	15	μA
			SLI		-	2.5	20	μA

#### 注意事項

- 最大入力電圧、V<sub>IH</sub> (max.)は 6ns 以内のパルス幅で V<sub>CC</sub> + 2.0V とする。
- 最低入力電圧、V<sub>IL</sub> (min.)は 6ns 以内のパルス幅で V<sub>SS</sub> - 2.0V とする。
- オーバー/アンダーシュートに関しては製品評価段階で評価済みですが、量産時のテストはしていません。
- V<sub>CC</sub>=V<sub>CC</sub>(typ.)、T<sub>A</sub>=25°Cの条件で測定された平均値は参考値として示してありますが、保証値ではなく量産時のテストはしていません。
- この項目は V<sub>CC</sub>=3.0V における参考値。

### 負荷容量 (T<sub>A</sub>=25°C, f=1.0MHz)

PARAMETER	SYMBOL	MIN.	MAX.	UNIT
Input Capacitance	C <sub>IN</sub>	-	6	pF
Input/Output Capacitance	C <sub>I/O</sub>	-	8	pF

注意事項：これらのパラメータは製品評価で保証されていますが、量産時のテストはしていません。

### AC テスト条件

Input Pulse Levels	0.2V to V <sub>CC</sub> - 0.2V
Input Rise and Fall Times	3ns
Input and Output Timing Reference Levels	1.5V
Output Load	C <sub>L</sub> = 30pF + 1TTL, I <sub>OH</sub> /I <sub>OL</sub> = -1mA/2mA



## AC 電気的特

### (1) リード・サイクル

PARAMETER	SYM.	LY62L51416B-45		LY62L51416B-55		UNIT
		MIN.	MAX.	MIN.	MAX.	
Read Cycle Time	t <sub>RC</sub>	45	-	55	-	ns
Address Access Time	t <sub>AA</sub>	-	45	-	55	ns
Chip Enable Access Time	t <sub>ACE</sub>	-	45	-	55	ns
Output Enable Access Time	t <sub>OE</sub>	-	25	-	30	ns
Chip Enable to Output in Low-Z	t <sub>CLZ</sub> *	10	-	10	-	ns
Output Enable to Output in Low-Z	t <sub>OLZ</sub> *	5	-	5	-	ns
Chip Disable to Output in High-Z	t <sub>CHZ</sub> *	-	15	-	20	ns
Output Disable to Output in High-Z	t <sub>OHZ</sub> *	-	15	-	20	ns
Output Hold from Address Change	t <sub>OH</sub>	10	-	10	-	ns
LB#, UB# Access Time	t <sub>BA</sub>	-	45	-	55	ns
LB#, UB# to High-Z Output	t <sub>BHZ</sub> *	-	20	-	25	ns
LB#, UB# to Low-Z Output	t <sub>BLZ</sub> *	10	-	10	-	ns

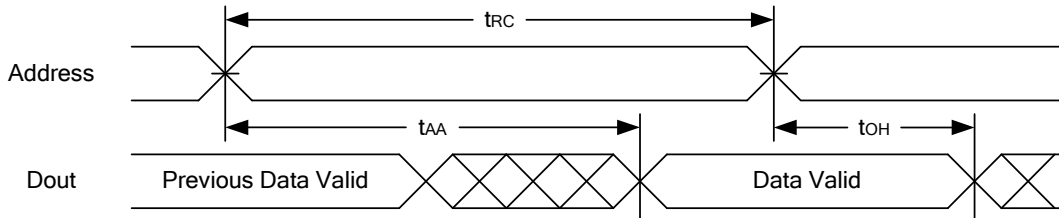
### (2) ライト・サイクル

PARAMETER	SYM.	LY62L51416B-45		LY62L51416B-55		UNIT
		MIN.	MAX.	MIN.	MAX.	
Write Cycle Time	t <sub>WC</sub>	45	-	55	-	ns
Address Valid to End of Write	t <sub>AW</sub>	40	-	50	-	ns
Chip Enable to End of Write	t <sub>CW</sub>	40	-	50	-	ns
Address Set-up Time	t <sub>AS</sub>	0	-	0	-	ns
Write Pulse Width	t <sub>WP</sub>	35	-	45	-	ns
Write Recovery Time	t <sub>WR</sub>	0	-	0	-	ns
Data to Write Time Overlap	t <sub>DW</sub>	20	-	25	-	ns
Data Hold from End of Write Time	t <sub>DH</sub>	0	-	0	-	ns
Output Active from End of Write	t <sub>OW</sub> *	5	-	5	-	ns
Write to Output in High-Z	t <sub>WHZ</sub> *	-	20	-	20	ns
LB#, UB# Valid to End of Write	t <sub>BW</sub>	35	-	45	-	ns

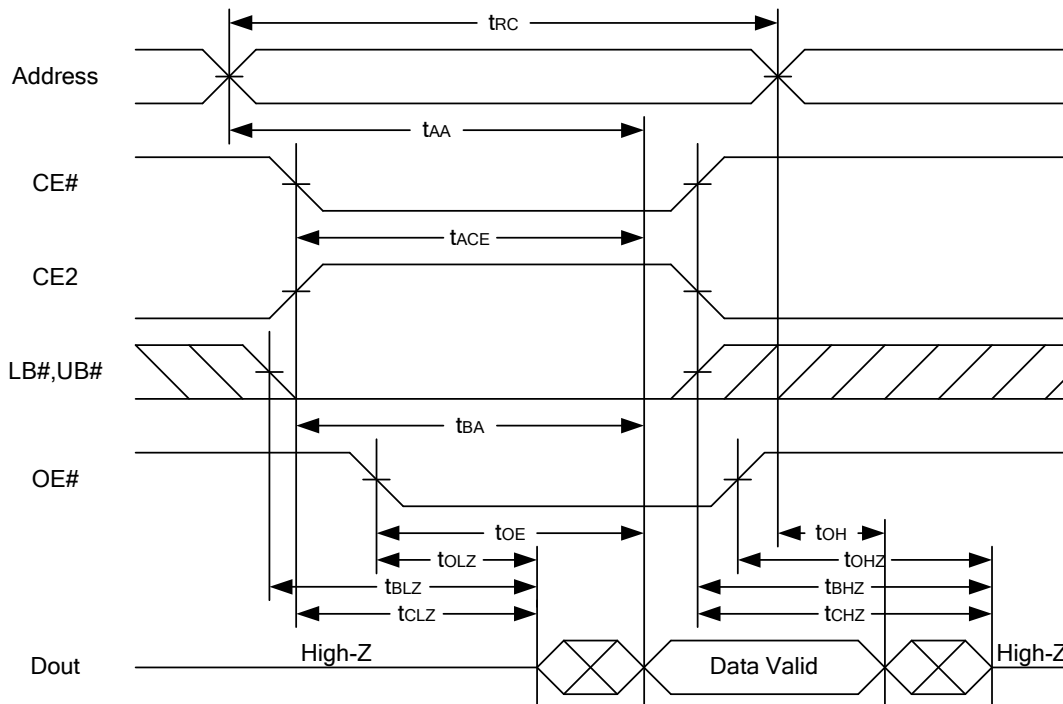
\*各パラメータは製品特性上の保証値ですが、量産時のテストはしていません。

### タイミング波形

リード・サイクル1 (アドレス・コントロール) (注意事項1, 2)



リード・サイクル2 (CE#, CE2とOE#コントロール) (注意事項1, 3, 4, 5)

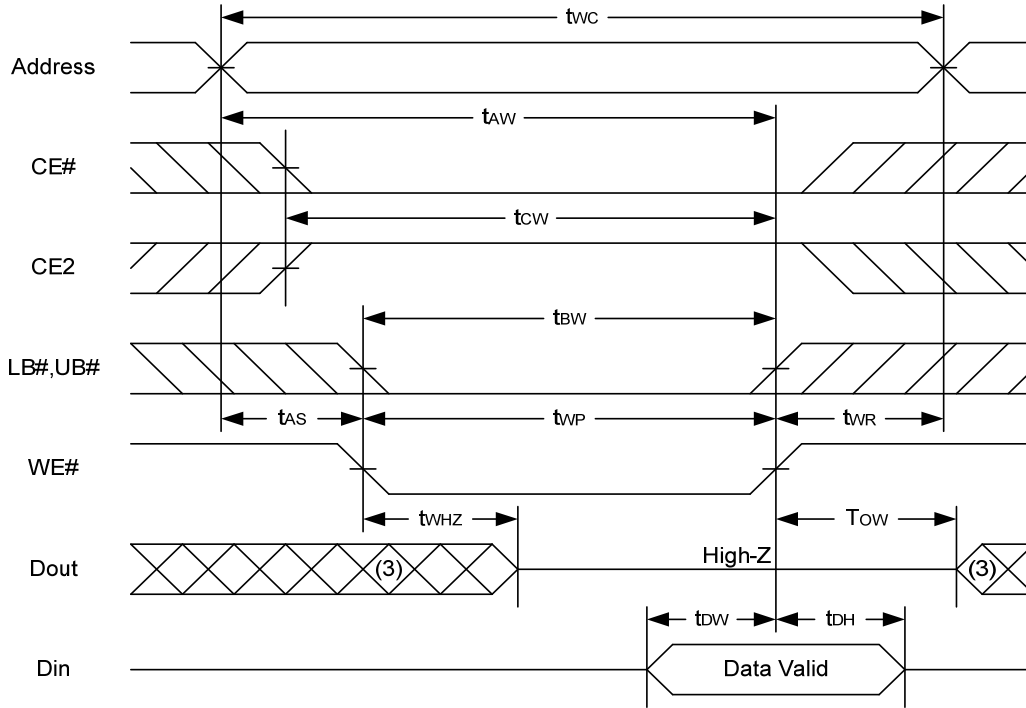


#### 注意事項

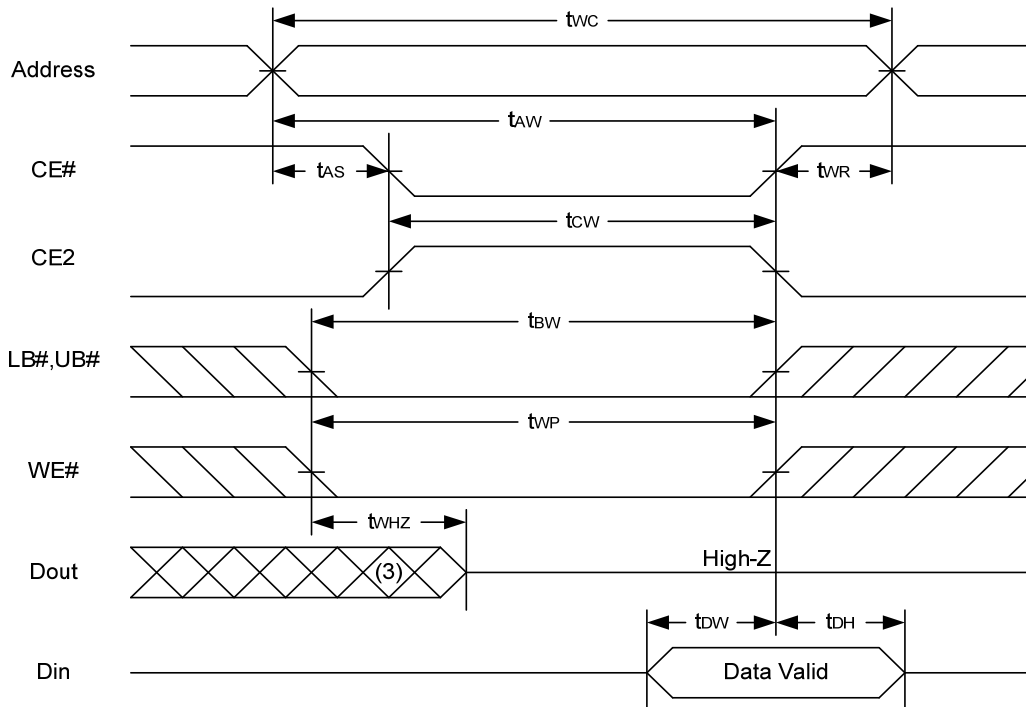
- 1.リード・サイクル時には WE#はハイレベルでなければなりません。
- 2.OE#と CE#はローレベル、CE2はハイレベル、LB#と UB#のどちらかでもローレベルの場合はリード・サイクルとなります。
- 3.アドレスは CE # はローレベル、CE2 =ハイレベル、LB #または UB # はローレベルに変化する前、または同時に有効でなければなりません。もしそうでなければ tAA は保証されません。
- 4.tCLZ、tBLZ、tOLZ、tCHZ、tBHZ、および tOHZ は、CL = 5pF で指定されます。その変化は定常状態から ±500mV の測定です。
- 5.温度および電圧が同じ条件であれば tCHZはtCLZより小さく、tBHZはtBLZより小さく、tOHZはtOLZより小さくなります。



#### ライト・サイクル1 (WE# コントロール) (注意事項 1,2,4,5)



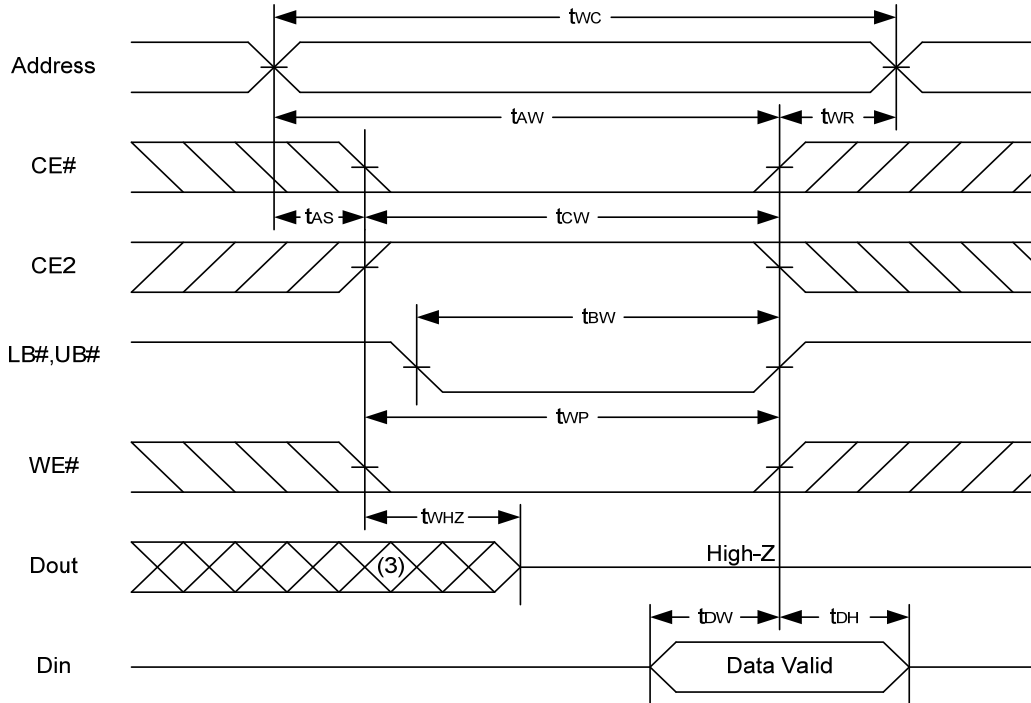
#### ライト・サイクル2 (CE#とCE2 コントロール) (注意事項 1,4,5)







#### ライト・サイクル 3 (LB#,UB# コントロール) (注意事項 1,4,5)



#### 注意事項

- 書き込みはCE#はローレベル、CE2はハイレベル、WE#はローレベル、LB#またはUB#はローレベルのオーバーラップ中に実行されます。
- OE#がローレベルのWE#制御書き込みサイクル中、内部回路のドライバーをオフにしてデータを書き込みするには $t_{WP}$ を $t_{WHZ} + t_{DW}$ より大きくする必要があります。
- この期間、I/Oピンは出力状態にあり入力信号を印加してはいけません。
- CE#、LB#、UB#のローレベルへの変化およびCE2のハイレベルへの変化がWE#のローレベルへの変化と同時にまたはその後に発生した場合、出力は高インピーダンス状態になります。
- $t_{ow}$ および $t_{whz}$ は $CL = 5pF$ の条件です。この変化は定常状態から $\pm 500mV$ での測定です。



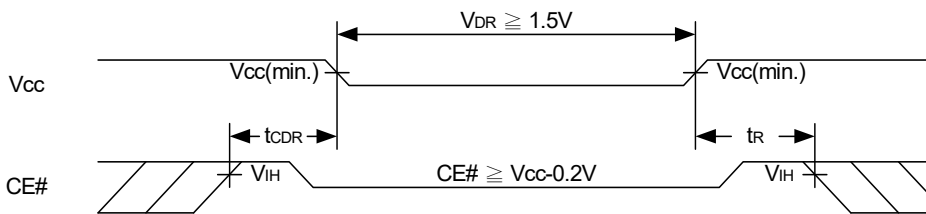
## データ保持特性

PARAMETER	SYMBOL	TEST CONDITION	MIN.	TYP.	MAX.	UNIT		
V <sub>CC</sub> for Data Retention	V <sub>DR</sub>	CE# ≥ V <sub>CC</sub> - 0.2V or CE2 ≤ 0.2V	1.5	-	3.6	V		
Data Retention Current	I <sub>DR</sub>	V <sub>CC</sub> = 1.5V CE# ≥ V <sub>CC</sub> - 0.2V or CE2 ≤ 0.2V Other pins at 0.2V or V <sub>CC</sub> - 0.2V	SL	25°C	-	2	5	μA
			SLI	40°C	-	2	5	μA
			SL		-	2	15	μA
			SLI		-	2	20	μA
Chip Disable to Data Retention Time	t <sub>CDR</sub>	See Data Retention Waveforms (below)	0	-	-	ns		
Recovery Time	t <sub>R</sub>		t <sub>RC</sub> *	-	-	ns		

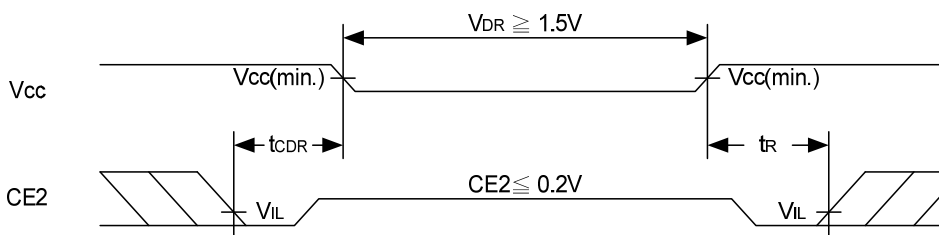
t<sub>RC</sub>\* = Read Cycle Time

## データ保持タイミング・チャート

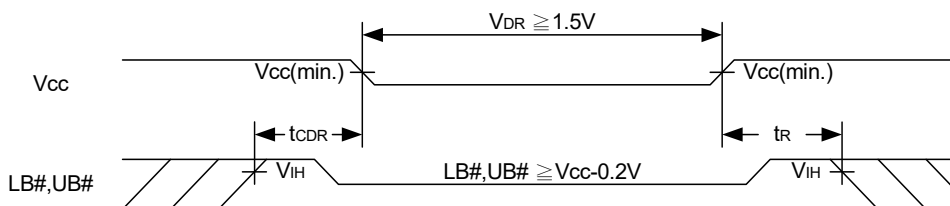
データ保持タイミング・チャート 1 (CE#コントロール)



データ保持タイミング・チャート 2 (CE2コントロール)

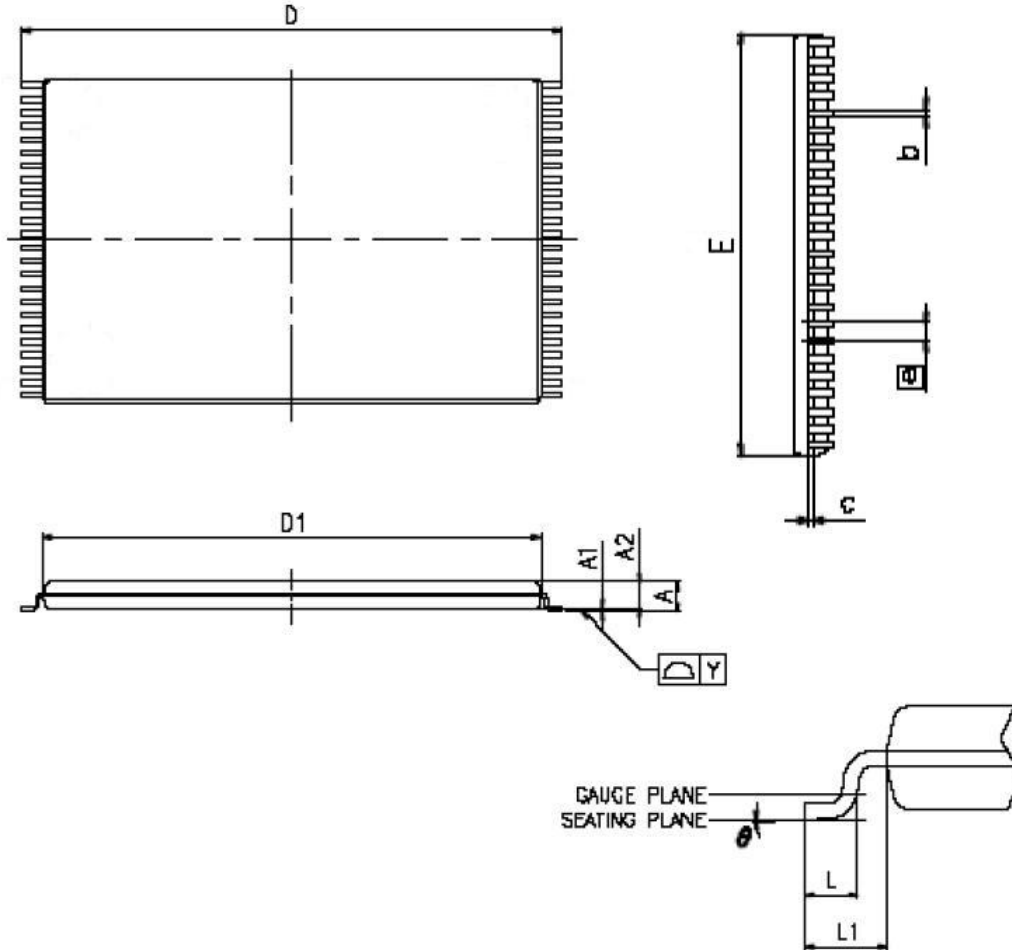


データ保持タイミング・チャート 3 (LB#, UB#コントロール)



### パッケージ外形寸法

48ピン 12mm x 20mm TSOP I パッケージ外形寸法



VARIATIONS (ALL DIMENSIONS SHOWN IN MM)

SYMBOLS	MIN.	NOM.	MAX
A	-	-	1.20
A1	0.05	-	0.15
A2	0.95	1.00	1.05
b	0.17	0.22	0.27
c	0.10	-	0.21
△ D	19.80	20.00	20.20
△ D1	18.30	18.40	18.50
△ E	11.90	12.00	12.10
□	0.50 BASIC		
L	0.50	0.60	0.70
△ L1	-	0.80	-
△ Y	-	-	0.10
△ θ	0°	-	5°

NOTES:

1. JEDEC OUTLINE : MO-142 DD
2. PROFILE TOLERANCE ZONES FOR D1 AND E DO NOT INCLUDE MOLD PROTRUSION. ALLOWABLE MOLD PROTRUSION ON E IS 0.15mm PER SIDE AND ON D1 IS 0.25mm PER SIDE.
3. DIMENSION b DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.08mm TOTAL IN EXCESS OF THE b DIMENSION AT MAXIMUM MATERIAL CONDITION. DAMBAR CANNOT BE LOCATED ON THE LOWER RADIUS OR THE FOOT.



注文時の関連情報

Package Type	Access Time (Speed)(ns)	Power Type	Temperature Range(°C)	Packing Type	Lyontek Item No.
48-pin (12mm x 20mm) TSOP I	45	Special Ultra Low Power	0°C~70°C	Tray	LY62L51416BLL-45SL
				Tape Reel	LY62L51416BLL-45SLT
			-40°C~85°C	Tray	LY62L51416BLL-45SLI
				Tape Reel	LY62L51416BLL-45SLIT
	55	Special Ultra Low Power	0°C~70°C	Tray	LY62L51416BLL-55SL
				Tape Reel	LY62L51416BLL-55SLT
			-40°C~85°C	Tray	LY62L51416BLL-55SLI
				Tape Reel	LY62L51416BLL-55SLIT